

TP 01 de Systèmes Logiques : Conception et réalisation des circuits logiques combinatoires

Objectifs :

Les objectifs principaux de ce TP est de :

- Etudier les propriétés de différentes portes logiques.
- Se familiariser avec les Circuits Intégrés (entrées, sorties, alimentation, brochages).
- Réaliser des circuits combinatoires de codage, décodage et de transcodage.
- Vérifier le fonctionnement des autres circuits combinatoires fondamentaux, tels que les transcodeurs, les multiplexeurs et les démultiplexeurs.
- Etre capable de concevoir et de réaliser des différents circuits logiques combinatoires.

Partie 01 : Vérification de fonctionnement des portes logique de base

Manipulations :

Les portes logiques sont des circuits intégrés (C.I) permettant de réaliser des fonctions logiques fondamentales.

Ces C.I contiennent généralement 4 unités identiques et 14 broches (2x 7) : Les broches 7 et 14 sont des broches d'alimentation : la broche 14 nommée V_{cc} est l'alimentation positive. Dans cette séance $V_{cc} = +5\text{ V}$ et la broche 7 est la masse donc son potentiel est nul.

Les broches 1, 2, 4, 5, 8, 9, 11 et 12 sont des entrées : l'utilisateur doit imposer un état 0 ou 1.

Les broches 3, 6, 10 et 13 sont des sorties : c'est le résultat de l'opération logique.

- a. Sur l'environnement de simulation, recherchez le composant 7400 et réalisez le montage suivant. La broche 7 est à lier au 0 volt et la broche 14 au 5 volts.

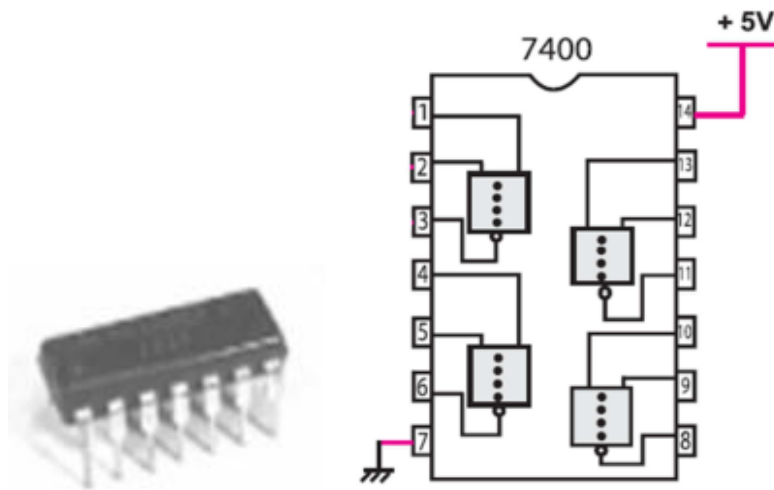


Figure 01

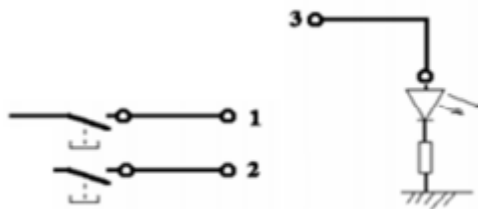


Figure 02

Vérification à l'aide de la plaquette d'essai, les tables de vérité des différentes portes logiques (AND, OR, NAND, NOR, XOR, XNOR et NOT).

- Relier les broches d'entrée 1 et 2 pour chaque porte logique à vérifier, à deux boutons poussoirs.
- Relier la broche sortie de chaque porte logique à une diode électroluminescente (diode DEL) (voir Figure 02).
- Conclure.

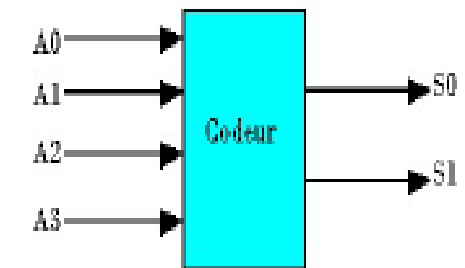
Partie 02 : Réalisation des circuits Codeurs, décodeurs, transcodeurs et afficheur 7 segments

Manipulations :

I. Réalisation d'un Codeur :

Un Codeur est un circuit qui possède 2^n entrées et n sorties. Pour chaque ligne d'entrée activée, une des combinaisons possibles des sorties soit validée. Les codeurs sont souvent dotés d'une ou plusieurs entrées de validation (EN: enable) qui servent à valider son fonctionnement.

1. Citer les équations logiques des sorties S_0 , S_1 , S_2 , S_3 d'un codeur 4 vers 2 en fonction des variables d'entrée A et B (les sorties sont actives au niveau haut).

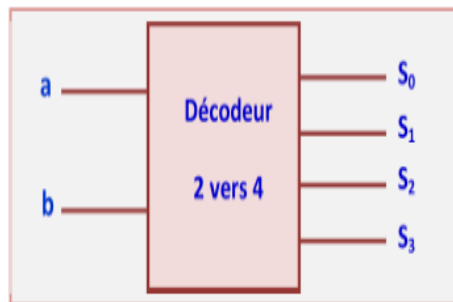


- Sur l'environnement de simulation, réalisez un circuit du codeur par un câblage correspondant des portes logiques AND, NAND, OR, NOR et NOT, en utilisant les équations logiques de sortie S_0 , S_1 , S_2 , S_3 de la première question.
- Vérifier le fonctionnement du circuit réalisé, en comparant sa table de vérité avec celle théorique.
- Sur l'environnement de simulation, vérifier le fonctionnement du circuit **74LS147D**, qui est un codeur 9 vers 4, en utilisant des switch et des LEDs ou lampes de 5v pour la visualisation des sorties.

II. Réalisation d'un Décodeur :

Un décodeur est un circuit qui possède n entrées et 2^n sorties. Pour chacune des combinaisons possibles des entrées, seule une ligne de sortie est validée. Les décodeurs sont souvent dotés d'une ou plusieurs entrées de validation (EN: enable) qui servent à valider son fonctionnement.

1. Citer les équations logiques des sorties S_0 , S_1 , S_2 , S_3 d'un décodeur 2 vers 4 en fonction des variables d'entrée A et B (les sorties sont actives au niveau haut).

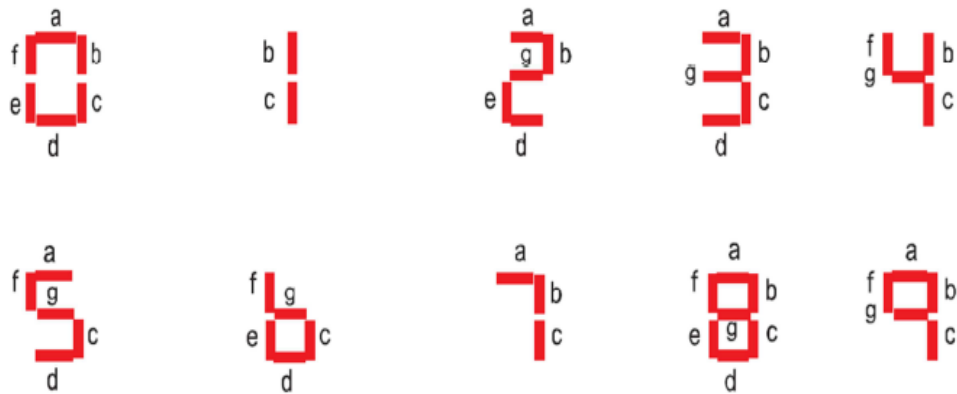


- Sur l'environnement de simulation, réalisez un circuit du décodeur par un câblage correspondant des portes logiques AND, NAND, OR, NOR et NOT, en utilisant les équations logiques de sortie S_0 , S_1 , S_2 , S_3 de la première question.
- Vérifier le fonctionnement du circuit réalisé, en comparant sa table de vérité avec celle théorique.
- Sur l'environnement de simulation, vérifier le fonctionnement du circuit **74S139D**, qui est décodeur 2 vers 4, en utilisant des switch et des LEDs ou lampes de 5v pour la visualisation des sorties.

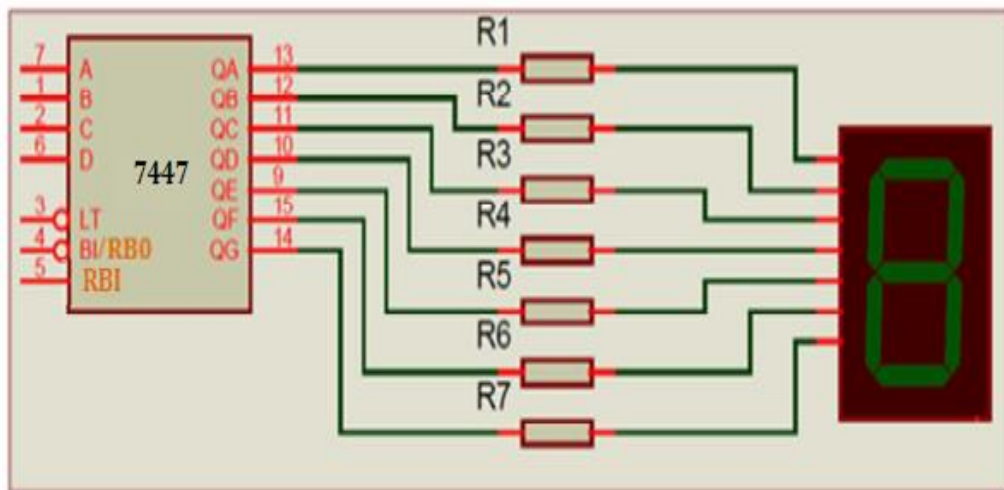
III. Test de fonctionnement de l'ensemble transcodeur - afficheur 7 segments :

On désire maintenant, afficher sur un afficheur 7 segments, les chiffres de 0 à 9 ainsi que les lettres de a à f. Nous allons donc réaliser pour cela un décodeur recevant en entrée un code binaire sur 4 bits (compris entre $0000_{(2)}$ et $1111_{(2)}$), et fournissant en sortie 7 signaux qui permettront d'alimenter les segments de l'afficheur. Les entrées s'appellent A, B, C et D, A étant le bit de poids faible. Les sorties s'appelle a, b, c, d, e, f, et g, et alimentent respectivement les segments a à g de l'afficheur.

Affichage des symboles sur l'afficheur 7 segments :



a. Sur l'environnement de simulation, tester le circuit suivant :

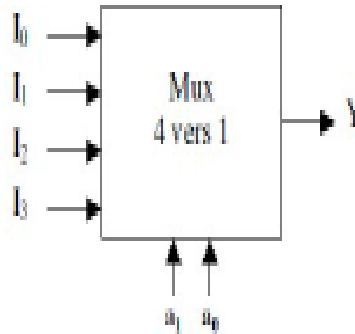


Complétez la table de vérité ci-dessous du transcodeur BCD / 7 Segments, puis recherchez, en utilisant les tableaux de Karnaugh, les équations simplifiées des 7 sorties du décodeur, en fonction des entrées A à D.

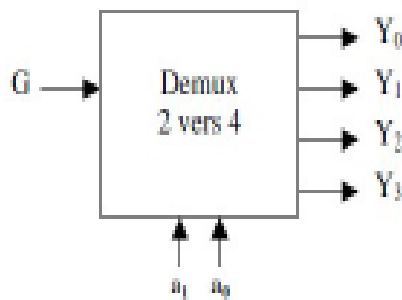
Entrées				Sorties de l'afficheur							Valeur décimale
D	C	B	A	a	b	c	d	e	f	g	
0	0	0	0								0
0	0	0	1								1
0	0	1	0								2
0	0	1	1								3
0	1	0	0								4
0	1	0	1								5
0	1	1	0								6
0	1	1	1								7
1	0	0	0								8
1	0	0	1								9

Partie 03 : Vérification de fonctionnement des circuits multiplexeurs et démultiplexeurs

1. Sur l'environnement de simulation, tester le circuit **74S153N**, qui contient deux multiplexeurs 4 vers 1 :



- a. Remplir la table de vérité correspondante à ce multiplexeur.
 - b. Vérifier si cette table de vérité correspond à celle théorique d'un multiplexeur à 4 entrées.
2. Sur l'environnement de simulation, tester le circuit **74S139D**, qui contient deux démultiplexeurs 1 vers 4 :



- a. Remplir la table de vérité correspondante à ce démultiplexeur.
- b. Vérifier si cette table de vérité correspond à celle théorique d'un démultiplexeur à 4 sorties.